

2024年度 TIA 連携プログラム探索推進事業「かけはし」

調査研究報告書(公開版)

【研究題目】 原子スイッチ搭載 FPGA による高性能機械学習処理の調査研究

【整理番号】 TK24-08

【代表機関】 NIMS

【調査研究代表者（氏名）】

鶴岡 徹

【TIA 内連携機関：連携機関代表者】

筑波大学：山口 佳樹

産業技術総合研究所：堀 洋平

高エネルギー加速器研究機構：五十嵐 洋一

【TIA 外連携機関】

ナノブリッジ・セミコンダクター株式会社

大阪大学

【報告書作成者】

鶴岡 徹

【報告書作成年月日】

2025 年 5 月 9 日

【連携推進（具体的な連携推進活動内容とその活動の効果等）】

本事業は、我が国の独自技術である原子スイッチ技術を利用した人工ニューラルネットワーク（ANN）回路を半導体集積回路（FPGA）に積層した「原子スイッチ搭載 FPGA」を開発し、人工知能（AI）技術に応用するための基盤技術創成と実用化に向けた調査研究が目的である。人工シナプス素子や ANN 回路の設計・構築（物質・材料研究機構：NIMS）、ANN 回路の FPGA への実装・動作検証（筑波大学：筑波大）、FPGA 開発設計ツールのサポートと関連技術（産業技術総合研究所：産総研）、原子スイッチ搭載 FPGA を用いたセンシングおよびデータ処理システム（高エネルギー加速器研究機構：KEK）に関する広い分野を横断的に調査し、知見の共有を進める。

今年度は、NIMS が中心となって人工シナプス素子の性能向上に必要な材料、素子作製プロセスの調査研究を進め、高いシナプス性能を実現する方針が見えてきた。また、筑波大が中心となってシナプス素子を ANN 回路に実装する際の技術的課題に関する調整研究を進め、FPGA と混載する場合に問題となる諸問題について議論を行った。一方、システム化の連携として、産総研を中心として FPGA 開発設計ツールとハードウェアセキュリティの調査研究を進め、KEK を中心として加速器実験を用いた放射線体制試験を実施した。引き続き、大型プロジェクト申請を念頭にナノブリッジ・セミコンダクター社との連携を強化し、原子スイッチ搭載 FPGA のアプリケーション化に向けた議論も進めている。

【調査研究内容（研究背景・課題解決の内容と結果）】

現在の主流であるプログラム指向の AI 技術は、膨大な情報を処理するために高度に複雑化したプログラムと高速演算処理を行う大規模コンピューティング技術によって支えられている。しかし、取り扱う情報量の増大に伴い、コンピュータの大型化と高消費電力の問題に直面している。この課題を解決するために本調査研究では、ハードウェア指向 AI 技術として原子スイッチ技術に基づき人工シナプスや ANN などの脳機能を模倣する素子や回路を構築し、それらを FPGA に搭載することにより超小型・超低消費電力の高性能機械学習処理システム開発の可能性を探る。

今年度は、ANN 回路に実装する人工シナプス素子の性能向上に必要な要素を調査した。得られた設計指針を基に、固体電解質ゲートからイオンの挿入・抽出により混合伝導体チャネルの抵抗を双方向にアナログ変化させるイオンゲート型トランジスタを設計・作製した。ゲート電圧パルス印加によるシナプス重み変化の線形性を上げるために、部分的に還元された酸化グラフェンチャネルと高プロトン伝導体であるナフィオンを用いて、リソグラフィプロセスにより作製し、シナプス重み変化の線形動作を実証した[1]。このシナプストランジスタ特性を基に、手書き文字画像を識別する ANN シミュレーションを行った結果、理想的なシナプス素子に匹敵する 94%の識別精度が得られた。また、高性能シナプス素子に必要な高イオン伝導固体電解質薄膜の作製方法についても調査した。その結果を基に原子層堆積(ALD)法を用いて、リチウムリン酸窒化物(LiPON)を成膜するプロセスを構築した[2]。得られた LiPON 膜は ALD 膜として世界最高値のイオン伝導度を示した。

また、本プロジェクトのアウトカムが組み込み AI 実装であることから、AI モデルのハードウェア実装および精度を維持しながらの規模縮小方法についても検証が進められた[3]。具体的には、港湾における自動運転コンテナトラックが様々な天候下でも正確に荷役場所番号を認識できるよう、軽量の物体検出アルゴリズム YOLOv8n に Swin Transformer を組み込んだ新手法 ST-YOLOv8n を提案した。この学習に、晴天時の実画像をもとに CycleGAN で雨天画像（撮影が困難な学習用データ）を生成し、学習が難しい状況も実際に対応ができるように工夫も行っている。この実験により、提案する ST-YOLOv8n はわずか 3.21M のパラメータ数で、晴天・雨天の両条件下において高精度な検出性能 (mAP 約 94.6%) を実現した。これによりモデルの最小化と高精度な検出性能の両立を確認した。次年度以降は、人工シナプス素子の特徴を活かしつつ提案を効率よく実装可能な、実用に耐えるアーキテクチャについても研究を継続する。

これらの結果を基に、調査研究チームで 2024 年度 JST-CREST（代表者：山口佳樹）に応募した。

本プログラムで上げた成果に関する今年度の論文リスト

- 1) S. Mallik, T. Tsuruoka et al., "Sub-millisecond and energy-efficient electrochemical synaptic transistors with a partially reduced graphene oxide channel", ACS Appl. Mater. Interfaces (published online), doi: 10.1021/acsami.5c01202.
- 2) T. Tsuruoka et al., "Effects of plasma reactants on atomic layer deposition of lithium phosphate and lithium phosphorus oxynitride electrolyte films", Chem. Mater. 36, 6139-6204, 2024, doi: 10.1021/acs.chemmater.4c00960.
- 3) J. Li, et al., "A Method of Detecting Port Bay Numbers and Optimizing Effects Under Various Weather Scenarios," 2025 IEEE Int'l Conf. on Consumer Electronics, 2025, pp. 1-4, doi: 10.1109/ICCE63647.2025.10930172. (Best Session Presentation Award).
- 4) Kazuki Ueno et al., "Development of Radiation-tolerant Slow-Control Board based on Atom Switch-based FPGA", IEEE Trans. Nucl. Sci., doi: 10.1109/TNS.2025.3548272.

主な学会活動等

- 1) T. Tsuruoka, et al., Plasma-assisted atomic layer deposition of highly ion-conducting lithium phosphorus oxynitride thin films, 37th International Microprocesses and Nanotechnology Conference, 2024, 13 November 2024
- 2) K. Terabe et al., Controlling ion transport at the atomic level to improve memristive devices, The 7th International Conference on Memristive Materials, Devices & Systems, 11 November 2024 (招待講演)
- 3) 堀洋平、「物理複製困難関数 PUF の基礎・応用と国際標準化」、エレクトロニクス実装学会教育事業委員会 AI2oT(Artificial Intelligence and IoT)講座、北海道大学東京オフィス、2024 年 10 月 18 日 (依頼講演)
- 4) 山口佳樹, "FPGA と分散型システム: 「The Network is the Computer」を再考する", CS 特別招待講演 2, 信学技報, vol. 124, no. 416, CS2024-103, pp. 73-73, 2025 年 3 月
- 5) Y. Yamaguchi, "Unlocking the Potential of FPGA: Exploring Evolution, Diversity, and Future Directions", Keynote Talk, The 2024 International Conference on Radar, Antenna, Microwave, Electronics and Telecommunications, Online, 13 November 2024
- 6) 鶴岡徹、システムデバイスロードマップ産学連携委員会 (SDRJ)、委員
- 7) 山口佳樹、電子情報通信学会 第一種研究会 リコンフィギャラブルシステム研究専門委員会、委員長

【今後の活動予定】

上記の通り、本調査研究により AI 応用を目的とした原子スイッチ搭載 FPGA の開発に向けた基盤構築は進んでいる。実装化に向けて解決すべき課題等も明らかになりつつある一方、今後も引き続き調査研究を進める必要がある。また、この調査研究に関連して、新たな機関との連携構築や、更なる連携強化も図りつつ、大型予算の獲得に努める。具体的には、次世代半導体の研究開発・研究基盤構築のための人材育成にも着目して、これまでの TIA 連携に加えて企業や他大学とも連携する計画を立てている。本研究の目標達成のためには次世代半導体の技術支援も不可欠であり、調査分野を適宜広げていく必要があると考えている。引き続き、過酷な環境下においても高精度に安定して動作する原子スイッチ搭載 FPGA ベースのセンシングシステムの可能性と、そのために必要な新しい素材、新しいアーキテクチャ、新しいシステムの開発に関する調査研究も進めていく予定である。

以上のような枠組みで、科研費、NEDO、JST-CREST などの新規産学官プロジェクトへの応募も積極的に行っていく方針である。